

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-060380

(43)Date of publication of application : 28.02.1990

(51)Int.Cl.

H04N 5/335
G01B 11/00
G01J 1/44
H04N 5/232
// G02B 7/28

(21)Application number : 63-212143

(71)Applicant : FUJI ELECTRIC CO LTD

(22)Date of filing : 26.08.1988

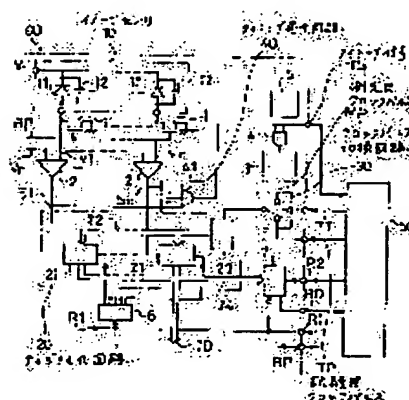
(72)Inventor : NISHIBE TAKASHI
YOKOYAMA SHOTARO

(54) CHARGE STORAGE TYPE IMAGE SENSOR CIRCUIT

(57)Abstract:

PURPOSE: To measure the variance in characteristic of optical sensors with a high precision by giving a test clock pulse to a digitizing circuit based on a timing signal at the time of testing an image sensor.

CONSTITUTION: A clock pulse switching circuit 30 switches the clock pulse to be given to a digitizing circuit 20 to a measuring clock pulse MP, which is periodically changed with time, and a test clock pulse TP having a prescribed period. A timing generating circuit 40 detects the shortest electric charge storage time of optical sensors in an image sensor 10 and generates a timing signal TS indicating elapse of this time. The pulse MP is given to the circuit 20 at the time of detecting the image received by the sensor 10, and the pulse TP is given to the circuit 20 based on the signal TS at the time of testing the sensor 10, and a digital value indicating the electric charge storage time of each optical sensor is outputted. Thus, the variance in characteristic of optical sensors is measured with a high precision.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平2-60380

⑬ Int. Cl.³ 識別記号 庁内整理番号 ⑭ 公開 平成2年(1990)2月28日
H 04 N 5/335 Z 8838-5C
G 01 B 11/00 Z 7625-2F
G 01 J 1/44 P 7706-2G
H 04 N 5/232 H 8121-5C
// G 02 B 7/28
7448-2H G 02 B 7/11 N
審査請求 未請求 請求項の数 1 (全8頁)

⑮ 発明の名称 電荷蓄積形イメージセンサ回路

⑯ 特 願 昭63-212143

⑰ 出 願 昭63(1988)8月26日

⑱ 発 明 者 西 部 隆 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内

⑲ 発 明 者 横 山 章 太 郎 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内

⑳ 出 願 人 富士電機株式会社 神奈川県川崎市川崎区田辺新田1番1号

㉑ 代 理 人 弁理士 山 口 巖

明 細 書

1. 発明の名称 電荷蓄積形イメージセンサ回路

2. 特許請求の範囲

電荷蓄積形光センサをアレイ状に配列してなるイメージセンサと、このイメージセンサ内の各光センサの電荷蓄積時間をクロックパルスで計数することによりデジタル値に変換するデジタル化回路と、このデジタル化回路に与えるべきクロックパルスを経時的に周期が変化する測定用クロックパルスと所定周期をもつ試験用クロックパルスとに切り換えるクロックパルス切換回路と、イメージセンサ内の光センサ中の最短の電荷蓄積時間を検出してその経過を示すタイミング信号を発するタイミング発生回路とを備え、イメージセンサが受けるイメージの検出時にはクロックパルス切換回路から測定用クロックパルスをデジタル化回路に与え、イメージセンサの試験時にはタイミング発生回路からのタイミング信号に基づきクロックパルス切換回路から試験用クロックパルスをデジタル化回路に与えて、各光センサの電

荷蓄積時間を表すデジタル値をそれぞれ出力するようにした電荷蓄積形イメージセンサ回路。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は各光センサが受ける光量を表す信号値が電荷の形で蓄積され、この電荷蓄積時間を表すデジタル値を光量信号値として取り出すイメージセンサ、例えばカメラ等の光学器械の自動焦点装置用に適する電荷蓄積形イメージセンサとその周辺回路に関するものである。

(従来の技術)

上述の電荷蓄積形のイメージセンサとしては、CCD方式のものなどがよく知られているが、多くの場合その各光センサが受ける光の強度を表す光電信号値を電荷の形でその光センサ内に蓄積して置き、所定の電荷蓄積時間後にこの電荷をアナログな電圧値ないしは電流値の形で改めて取り出すようになっている。本発明における電荷蓄積形のイメージセンサは、各光センサの電荷蓄積量が所定値に達するまでの電荷蓄積時間から各光セン

サが受けている光強度を測定するもので、この電荷蓄積時間を適当なクロックパルスで計数することによって簡単にデジタル値に変換することができ、かつ各光センサが受ける光強度を高精度のデータ例えば8ビットのデジタル値の形で取り出すことができる。第3図はその原理回路図を示すものである。

フォトダイオード11がイメージセンサを構成する1個の光センサであって、その接合容量であるキャパシタ12に電荷が蓄積される。フォトダイオード11は1対の電源電圧点V、E間に逆バイアス方向に接続されており、測定開始に当たってはスイッチ1を短時間内オンさせてキャパシタ12を電源電圧Vに充電する。この際、フォトダイオード11の出側電圧 v は一旦接地電位Eつまりゼロにリセットされるが、スイッチ1のオフ後はフォトダイオード11が受けている光 I の強度に比例するその光電流によってキャパシタ12が放電されるに従って上昇して行く。

この電圧 v はコンパレータ2の一方の入力に与

—3—

に対応する範囲IR内の電荷蓄積時間Tを例えば8ビットのデジタル値に変換したいときには、まず光強度範囲IRを均等目盛りないしは対数目盛りで256個に分割する。図ではこの分割された光強度値が $I_0 \sim I_n$ で示されており、それらに対応する電荷蓄積時間値をそれぞれ $T_0 \sim T_n$ とする。これからわかるように、上述のクロックパルスはこれらの電荷蓄積時間値 $T_0 \sim T_n$ の刻みに応じてその周期を経時的に変化させればよく、第5図の測定用クロックパルスNPに例示するように順次その周期が増大する波形とされる。

かかる測定用クロックパルスNPを用いて電荷蓄積時間Tを計数することにより、光強度の測定範囲IRを所望の目盛りで刻んだ各光強度値 $I_0 \sim I_n$ をそれに対応するデジタル値に簡単に変換することができる。もちろん、この測定用クロックパルスNPはイメージセンサ内のすべての光センサが受ける光強度値をデジタル化するために共通に用いられ、これによってイメージセンサが受けるイメージ内の光強度分布を光センサごとに例えば8

特開平 2-60380(2)

えられ、その他方の入力に与えられている基準電圧 V_r と比較される。このコンパレータ2の出力である時間信号Sは、図で細線でその波形が示されているように、スイッチ1のオンによりローの状態にリセットされるが、電圧 v が上昇して基準電圧 V_r に達したときハイの状態に切り換わる。従って、この時間信号Sがローの状態である時間Tが前記の電荷蓄積時間であって、容易にわかるようにフォトダイオード11が受ける光強度にほぼ反比例する関係になるが、その時間値によって光強度の値を代表することができる。

この光強度従って電荷蓄積時間Tの値を高精度でデジタル化するには、容易にわかるようにそれを短い周期のクロックパルスで刻んで計数すればよいが、実用上はこのクロックパルスの周期を経時的に変化させるのが便利である。第4図はこれを説明するためのもので、光強度 I と電荷蓄積時間Tとの関係は、光強度の目盛りを線形とするとこのようにほぼ双曲線になる。

測定すべき光強度 I の範囲を図のIRとし、これ

—4—

ビットのデジタル値で表現したイメージデータを得ることができる。

なお、前述のカメラ等の自動焦点装置では、それ用のイメージセンサはその関連回路や焦点合わせ用の回路とともに1個の集積回路装置内にふつう1対作り込まれ、イメージセンサとその関連回路で作られたイメージデータは、集積回路内で焦点合わせ用回路に直接供給されるとともに、それを利用してイメージセンサ上に対象のイメージを結像させる光学系の位置調整などに使えるよう、適当なラッチ回路等を介して外部にも読み出せるようにされる。

(発明が解決しようとする課題)

上述のように電荷蓄積形のイメージセンサを用い、その各光センサの電荷蓄積時間を周期が経時的に変化する測定用クロックパルスで計数することによって高精度のイメージデータを得ることができる。ところが、ふつうは集積回路装置内に作り込まれるイメージセンサでは、その多数個の光センサの光検出特性にばらつきが発生することが

—5—

—546—

—6—

あるので、イメージセンサの品質管理のために上述のイメージデータを利用してこのばらつきの程度を試験しようとする、十分な精度で試験ができない問題がある。これを前の第4図および第5図を参照して説明する。

イメージセンサ内の光センサの特性のばらつきをできるだけ高い精度で試験するには、第4図の光強度の測定範囲IRの中央部分に相当する光強度において試験するのが本来望ましいので、例えば図で1で示した強度の様な光をイメージセンサに与え、それに対応する電荷蓄積時間Tの光センサごとのばらつき $\pm \Delta T$ を測定する。イメージセンサが明らかに不良である場合は別として、品質管理のため測定したいこの電荷蓄積時間Tのばらつき $\pm \Delta T$ はもろかなり小さな値である。

ところが、測定用クロックパルスHPの周期が前述のように経時的に変化しているため、第5図からわかるようにこのばらつき $\pm \Delta T$ を測定したい電荷蓄積時間Tの付近で、測定用クロックパルスHPの周期がかなり長くなっているため、ばらつき ΔT

—7—

ようにすることを目的とする。

〔課題を解決するための手段〕

本発明によればこの目的は、電荷蓄積形イメージセンサ回路を、電荷蓄積形光センサをアレイ状に配列してなるイメージセンサと、イメージセンサ内の各光センサの電荷蓄積時間をクロックパルスで計数することによりデジタル値に変換するデジタル化回路と、デジタル化回路に与えるべきクロックパルスを経時的に周期が変化する測定用クロックパルスと所定期間をもつ試験用クロックパルスとに切り換えるクロックパルス切換回路と、イメージセンサ内の光センサ中の最短の電荷蓄積時間を検出してその経過を示すタイミング信号を発するタイミング発生回路とから構成し、イメージセンサが受けるイメージの検出時にはクロックパルス切換回路から測定用クロックパルスをデジタル化回路に与え、イメージセンサの試験時にはタイミング発生回路からのタイミング信号に基づきクロックパルス切換回路から試験用クロックパルスをデジタル化回路に与えて、この

—9—

特開平 2-60380(3)

の値が電荷蓄積時間Tのデジタル値にあまり反映されない結果となるのである。

試験時にイメージセンサに与える一様光の光強度を最大値10の近くまで上げれば測定用クロックパルスHPの周期は短くなるが、電荷蓄積時間Tが短くなってしまふので測定精度も落ちてしまふ。また、測定用クロックパルスHPの基本周期をうんと短くすれば問題を解決できるが、各光センサの電荷蓄積時間Tを表すデジタル値が大きくなってしまふので、それを扱うラッチなどの回路の全体構成が著しく不経済になってしまう。さらには測定用クロックパルスHPの周期を一定とすることでも問題は解決するが、所望の目盛りの光強度を表すデジタル値を得るには、一旦デジタル化された電荷蓄積時間をそれぞれもう一度変換してやらねばならなくなる。

本発明はかかる問題を解決して、電荷蓄積形イメージセンサ回路から所望の光強度目盛りで測定したイメージデータを取り出すとともに、その中の光センサの特性のばらつきを正確に試験できる

—8—

デジタル化回路から各光センサの電荷蓄積時間を表すデジタル値をそれぞれ出力させることにより達成される。

〔作用〕

本発明は上記構成からわかるように、クロックパルス切換回路を設け、このクロックパルス切換回路からイメージの検出時には周期が経時的に変化する測定用クロックパルスを、イメージセンサの試験時には所定の周期をもつ試験用クロックパルスをそれぞれデジタル化回路に与え、このデジタル化回路によりイメージセンサ内の各光センサの電荷蓄積時間を測定用クロックパルスを用いて所望の光強度目盛りで測定したイメージデータに、試験用クロックパルスを用いてイメージセンサ内の各光センサの特性のばらつきを正確に測定できるデジタル値にそれぞれ変換して出力させるようにしたものである。

イメージセンサの試験時にデジタル化回路に与えるべき試験用クロックパルスには、各光センサの特性のばらつきをできるだけ精密に測定する

—547—

—10—

上では、例えば充分に短い一定の周期をもたせるのが望ましいが、この周期を短くすればする程デジタル化回路により変換されたデジタル値が大きくなるので、デジタル化回路の変換容量を大きくしなければならない。そこで本発明では、上記構成にいうタイミング発生回路を設け、それにイメージセンサ内の光センサ中の最短の電荷蓄積時間を検出させて、このタイミング発生回路からの最短電荷蓄積時間の経過を示すタイミング信号に基づいて試験用クロックパルスを実デジタル化回路に与えるようにする。

これによって、イメージセンサの試験時には各光センサのばらつきそのものを示すデジタル値がデジタル化回路から得られることになり、デジタル化回路の変換容量を大きくする必要がなくなり、あるいはこの変換容量を一定とすれば試験用クロックパルスの周期を充分短く選定して高い精度でばらつきを測定することができる。

本発明はこのように、イメージの検出時にはそれに通ずる測定用クロックパルスを用いて最も望

—11—

に図示の回路からこの例では8ビットのイメージデータ18が与えられるが、イメージセンサ10の試験時には図の右側に示された例えばマイクロコンピュータである試験装置50が集積回路装置60に接続されるものとする。

イメージセンサ10内には前に第3図で説明したフォトダイオード11とその接合容量であるキャパシタ12とからなる電荷蓄積形の光センサが n 個例えば数十個程度配列されており、これらの光センサは一端に電源電圧 V を共通に受け、それらの他端には前述のスイッチ1として電界効果トランジスタがそれぞれ接続されていて、イメージセンサの動作開始に当たって第2図(a)に示すリセットパルス RP を共通に受けて一斉にオン操作される。各光センサの他端の電圧 $v_1 \sim v_n$ はそれぞれコンパレータ2の一方の入力に与えられ、これらのコンパレータ2の他方の入力に共通に与えられている基準電圧 V_r とそれぞれ比較される。

ある光センサからの電圧 v は、第2図(b)に示すようにリセットパルス RP と同時にゼロにリセット

—13—

特開平 2-60380(4)

ましい形でイメージデータを取り、このイメージデータへの変換に必要な程度の最低容量をもつデジタル化回路を用いて、イメージセンサの試験時に高精度で各光センサの特性のばらつきを測定できるようにすることにより、前述の課題の解決に成功したものである。

〔実施例〕

以下、図を参照しながら本発明の実施例を具体的に説明する。第1図は本発明による電荷蓄積形イメージセンサ回路の実施例を関連回路とともに示すもので、それに関係する信号線の波形が第2図に示されている。第1図は前述のカメラ等の自動焦点装置用の図で一点鎖線で囲んで示した集積回路装置60に1対組み込むに連するイメージセンサを示すものであるが、図には簡略化のためその内の1個のイメージセンサ10とそれに関連する回路のみが示されている。

第1図の集積回路装置60内には、図示しない焦点合わせ用回路等が含まれており、これらの回路にはイメージセンサ10が受けるイメージの検出時

—12—

された後、その光センサが受けている光の強度に応じた傾斜で漸次上昇し、これを受けているコンパレータ2の出力である前述の時間信号 S は、第2図(c)に示すように電圧 v の値が基準電圧 V_r に達したときローからハイの状態に変化し、この時間信号 S がローである時間が前述のように電荷蓄積時間 T である。

デジタル化回路20内にはそれぞれ8ビットのラッチ21が n 個設けられており、これらのラッチ21は n 個のコンパレータ2からの時間信号 $S_1 \sim S_n$ をそれぞれラッチ指令として受け、8ビットの入力バス22に乗せられているカウンタ23の計数値を時間信号 $S_1 \sim S_n$ のローからハイの立ち上がり同期してそれぞれラッチないしは記憶する。このように各ラッチ21に記憶されるカウンタ23の計数値が、取りも直さず電荷蓄積時間 T に対応したデジタル値であって、これを読み取るための出力バス24がこれらのラッチ21に共通に設けられる。

クロックパルス切換回路30は、上述のカウンタ23にその計数値を進めるためのカウントパルスと

—548—

—14—

して、測定用クロックパルスMPまたは試験用クロックパルスTPを切り換えて与える機能的には図示のような1個の切換スイッチであって、実際には数個の論理ゲートを組み合わせで構成され、試験装置50からの試験指令ITが例えばハイのときに試験用クロックパルスTPをカウンタ23に与える。測定用クロックパルスMPは前の第5図に示したようにその周期が経時的に増大する波形をもち、図では簡略に示された可変周期クロックパルス発生回路3によりクロック回路5からの高い周波数のクロックパルスに基づいて作られる。試験用クロックパルスTPは例えば第2図(d)に示すように一定の短い周期をもつクロックパルスであって、この例では試験装置50からクロックパルス切換回路30に与えられる。

タイミング発生回路40はこの試験用クロックパルスTPの供給開始の時期を指定する第2図(d)のタイミング信号TSを作るもので、この例では時間信号S1~Saを受ける1個のオアゲート41で構成されている。容易にわかるように、このオアゲート41

—15—

統されておらず、クロックパルス切換回路30に試験指令ITが与えられないので、測定用クロックパルスMPがデジタル化回路20のカウンタ23に与えられ、その各ラッチ21には時間信号S1~Saの表す各光センサの電荷蓄積時間TとTeとの差を経時的に周期が変化する測定クロックパルスMPで計数したイメージデータIDが記憶される。これを出力バス24を介して読み取るには、その下側に示されたシフトレジスタ6に読取パルスR1を逐次与えてその各段出力によりラッチ21を1個ずつ開き、その記憶しているイメージデータIDを順次8ビットの出力バス24に乗せさせればよい。

次にイメージセンサ10の試験を行なう際には、試験装置50を集積回路装置60に図示のように接続するとともに、イメージセンサ10に所定の光強度をもつ一様光を投射する。つぎに、まず試験指令ITをハイにしてクロックパルス切換回路30を図示の切換位置に置いた上で、リセットパルスRPをスイッチ1に送ってイメージセンサ10に一様光の測定動作を開始させる。イメージセンサ10内の最短

—17—

特開平 2-60380(5)

は時間信号S1~Saがそれぞれ示す電荷蓄積時間中の最短時間が経過した時にその出力がローからハイに変わり、この出力がそのままタイミング信号TSとして試験装置50に与えられる。第2図(d)には電荷蓄積時間が最短の光センサからの電圧 v_e が、同図(c)には最短電荷蓄積時間Teをもつ時間信号Seがそれぞれ破線で示されている。なお、この例ではタイミング信号TSは測定用クロックパルスMPの開始用にも利用されており、タイミング信号TSがハイのときに限りクロック回路5からクロックパルスがアンドゲート4を介して可変周期クロックパルス発生回路3に与えられる。また、図示は省略したが、最短電荷蓄積時間Teがクロック回路5からのクロックパルスを計数することにより別に計時され、可変周期クロックパルス発生回路3の測定用クロックパルスMPの開始周期の設定に利用される。

以上のように構成された本発明による電荷蓄積形イメージセンサ回路では、イメージセンサ10が受けるイメージを検出する際には試験回路50は接

—16—

電荷蓄積時間Teをもつ光センサからの時間信号Seがローからハイの状態に変わったとき、タイミング発生回路40からタイミング信号TSが試験装置50に与えられるので、試験装置50はこれに基づいて直ちに試験用クロックパルスTPをクロックパルス切換回路30に送り、各光センサの電荷蓄積時間Tと最短電荷蓄積時間Teの差をこの試験用クロックパルスTPで計数したデジタル値をデジタル化回路20の各ラッチ21に記憶させる。

この計数と記憶に要する時間はごく短くてよいから、試験装置50は試験用クロックパルスTPの供給開始後の所定の短時間後に、読取パルスR1のシフトレジスタ6に与えることにより各ラッチ21の記憶デジタル値を読み取りを開始することができる。1個の読取パルスR1を与えることにより、1個のラッチ21から8ビットのデジタル値が出力バス24に乗せられるが、この例ではこのデジタル値をシリアルに試験装置50に読み取るため、出力バス24に8段構成のシフトレジスタ7が接続されており、読取パルスR1に同期して出力バス24

—549—

—18—

上のデジタル値を読み込むようになっている。
従って試験装置50は、読取パルスR1を1個発した
つと別の読取パルスR2をシフトレジスタ7にシフ
トパルスとして8回与えながら、このシフトレジ
スタ7に一時記憶されたデジタル値を読取デー
タRDとして1ビットずつ読み取ればよい。

以上の実施例では、イメージセンサの試験時に
試験装置を集積回路装置に接続する例を説明した
が、もちろんこの試験装置のもつ機能の一部ない
しはほとんど全部は、集積回路装置ないしはイメ
ージセンサ回路側にあらかじめ組み込んでおくこ
とでもよい。かかる態様ないしは以上説明された
実施例に限らず、本発明はその要旨内で種々変形
された態様で実施をすることができる。

(発明の効果)

本発明においては、電荷蓄積形イメージセンサ
内の各光センサの電荷蓄積時間をデジタル化回
路によりクロックパルスで計数することによりデ
ジタル値に変換するに際して、クロックパルス
切換回路を設けてデジタル化回路に与えるべき

—19—

このように本発明は、イメージの検出時にはそ
れに適する測定用クロックパルスを用いて最もそ
の用途に望ましい形でイメージデータを取り、し
かもイメージセンサの試験時には試験用クロック
パルスを用いて非常に高い精度で各光センサの特
性のばらつきを簡単に測定できる特長を備える。
これらの特長はカメラ等の光学器械のイメージセ
ンサを用いる自動焦点装置にとくに有用であり、
本発明によってその焦点合わせ精度を向上すると
ともに、イメージセンサに対する品質管理レベル
を上げて動作信頼性の高い集積回路装置を提供す
ることができる。

4. 図面の簡単な説明

図はすべて本発明に関連し、第1図は本発明に
よる電荷蓄積形イメージセンサ回路を関連回路と
ともに示す実施例回路図、第2図はその主な信号
の波形図、第3図は電荷蓄積形光センサの原理回
路図、第4図はその光強度・電荷蓄積時間特性線
図、第5図は測定用クロックパルスの波形図であ
る。図において、

—21—

特開平 2-60380(6)

クロックパルスを用いて測定用クロックパルスと試験用
クロックパルスとに切り換えるようにしたので、
イメージの検出時には各光センサの電荷蓄積時間
を周期が経時的に変化する測定用クロックパルス
を用いて所望の光強度目盛りで計数したイメージ
データに変換することができ、イメージセンサの
試験時には所定の周期をもつ試験用クロックパ
ルスを用いて光センサの電荷蓄積時間をその特性の
ばらつきを正確に表すデジタル値に変換するこ
とができる。

さらに本発明ではタイミング発生回路を設けて
イメージセンサ内の光センサ中の最短の電荷蓄積
時間を検出させ、この最短電荷蓄積時間の経過を
示すタイミング信号に基づいて上述の試験用クロ
ックパルスを発するようにしたので、イメージセ
ンサの試験時に各光センサの電荷蓄積時間を短周
期をもつ試験用クロックパルスを用いてその特性
のばらつきを示すデジタル値に直接に変換し、
イメージセンサ内の光センサの特性のばらつきを
高精度で測定することができる。

—20—

1: 光センサの動作開始用スイッチないしは電
界効果トランジスタ、2: コンパレータ、3: 可
変周期クロックパルス発生回路、4: アンドゲー
ト、5: クロック発生回路、6: イメージデータ
の読み取り用シフトレジスタ、7: 光センサの特
性ばらつきデータの読み取り用シフトレジスタ、
10: イメージセンサ、11: 光センサを構成するフ
ォトダイオード、12: 光センサを構成するキャ
パシタないしはフォトダイオードの接合容量、20:
デジタル化回路、21: ラッチ、22: 入力バス、
23: カウンタ、24: 出力バス、30: クロックパ
ルス切換回路、40: タイミング発生回路、41: オア
ゲート、50: 試験装置ないしはマイクロコンピュ
ータ、60: 集積回路装置、41: 電荷蓄積時間のば
らつき、I: 光強度、ID: イメージデータ、IR:
イメージ検出時の光強度範囲、ID~Im: イメージ
データのデジタル化用光強度値、L: 光センサ
への入射光、MP: 測定用クロックパルス、RP: リ
セットパルス、RD: 読み取りデータ、R1, R2: 読
み取りパルス、S, S1~Sn: 光センサの時間信号、

—550—

—22—

ST

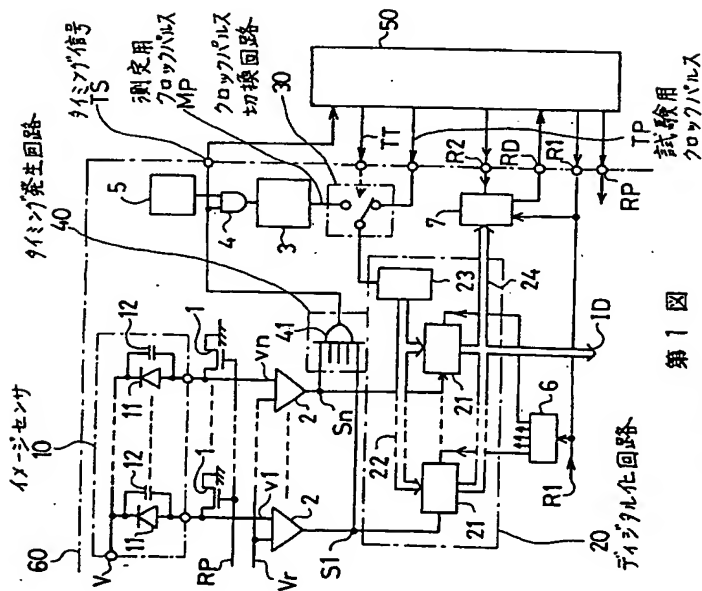
特開平 2-60380(7)

S_e : 最短電荷蓄積時間をもつ時間信号、 T : 電荷蓄積時間、 T_e : 最短電荷蓄積時間、 TP : 試験用クロックパルス、 TR : イメージ検出時の電荷蓄積時間範囲、 TT : 試験指令、 $T0 \sim Tn$: イメージデータのデジタル化用電荷蓄積時間値、 V : イメージセンサ用電源電圧、 v_e : 最短電荷蓄積時間をもつ光センサの出力電圧、 V_r : 基準電圧、 $v, v1 \sim v_n$: 光センサの出力電圧、である。

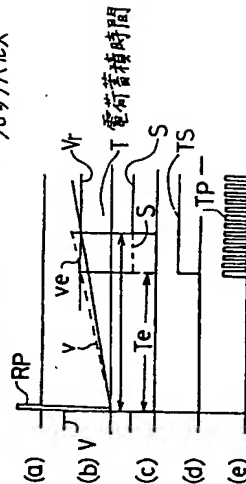
代理人弁護士 山口 巖



-23-

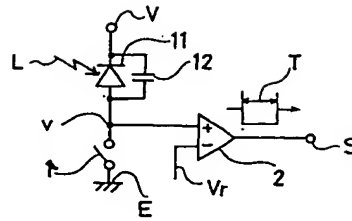


第 1 図

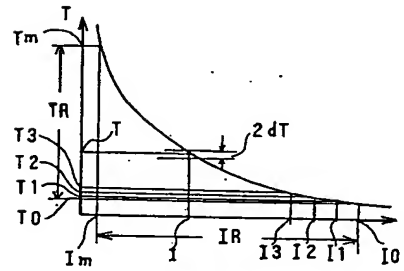


第 2 図

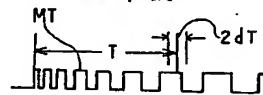
特開平 2-60380(8)



第 3 図



第 4 図



第 5 図